

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-298641

(43)Date of publication of application : 24.10.2000

(51)Int. Cl.

G06F 13/28
G06F 13/12

(21)Application number : 11-107860

(71)Applicant : NEC CORP

(22)Date of filing : 15.04.1999

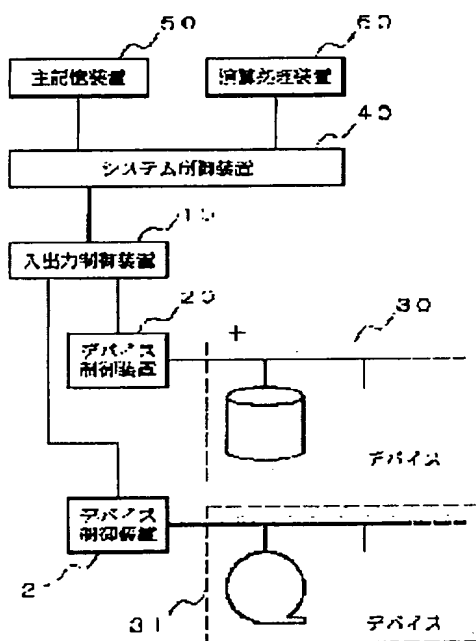
(72)Inventor : HIGUCHI OSAMU

(54) INFORMATION PROCESSOR, ITS DATA TRANSFERRING METHOD AND STORAGE MEDIUM WITH DATA TRANSFER CONTROL PROGRAM STORED THEREIN

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an information processor capable of realizing the acceleration of data transfer by transferring control information without using DMA (direct memory access) transfer in starting the DMA transfer.

SOLUTION: This device starts DMA transfer and performs data transfer to a prescribed device when it executes a channel program. An input-output controller 10 controlling data transfer transfers data about the operation modes of devices 30 and 31, a transfer start address and the number of transfer bytes together with the control information of the devices 30 and 31 described in a channel program header to device controllers 20 and 21 controlling the devices 30 and 31 before starting the DMA transfer, and the controllers 20 and 21 set the devices 30 and 31 on the basis of the data about the operation modes of the devices 30 and 31, the transfer start address and the number of transfer bytes which are transferred together with the control information from the controller 10.



LEGAL STATUS

[Date of request for examination] 24.03.2000

[Date of sending the examiner's decision of rejection] 21.04.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号
特開2000-298641
(P2000-298641A)

(43) 公開日 平成12年10月24日 (2000. 10. 24)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
G 0 6 F 13/28	3 1 0	C 0 6 F 13/28	3 1 0 E 5 B 0 1 4
13/12	3 1 0	13/12	3 1 0 D 5 B 0 6 1

審査請求 有 請求項の数10 O L (全 8 頁)

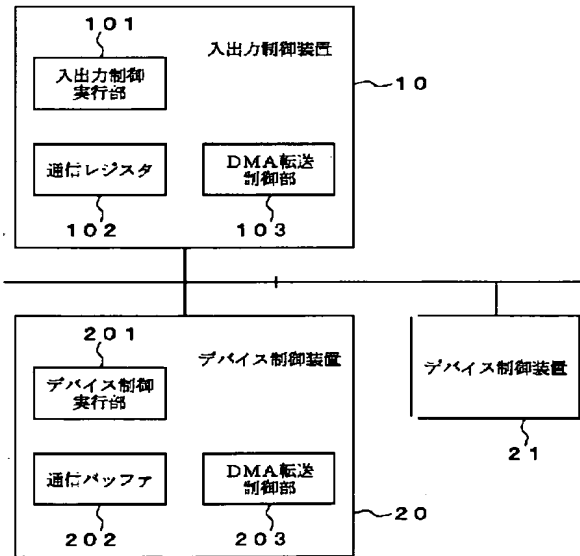
(21) 出願番号	特願平11-107860	(71) 出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22) 出願日	平成11年4月15日 (1999. 4. 15)	(72) 発明者	樋口 治 東京都港区芝五丁目7番1号 日本電気株式会社内
		(74) 代理人	100093595 弁理士 松本 正夫
		Fターム (参考)	5B014 EA03 EB03 EB05 GA02 GA04 GA07 GA08 GA17 GB06 GB16 GC06 GC28 5B061 BA03 DD01 DD09 DD11 PP01

(54) 【発明の名称】 情報処理装置およびそのデータ転送方法ならびにデータ転送制御プログラムを格納した記憶媒体

(57) 【要約】

【課題】 DMA転送の起動時にDMA転送を用いずに制御情報の転送を行うことによって、データ転送の高速化を実現した情報処理装置を提供する。

【解決手段】 チャンネルプログラムを実行する際に、DMA転送を起動して所定のデバイスへデータの転送を行う情報処理装置において、データ転送を制御する入出力制御装置10が、DMA転送の起動前に、デバイス30、31を制御するデバイス制御装置20、21に対して、チャンネルプログラムヘッダ71に記述されたデバイス30、31の制御情報と共に、デバイス30、31の動作モードに関するデータと転送開始アドレスおよび転送バイト数とを転送し、デバイス制御装置20、21が、入出力制御装置10から制御情報と共に転送された、デバイス30、31の動作モードに関するデータと転送開始アドレスおよび転送バイト数とに基づいてデバイス30、31の設定を行う。



(2) 000-298641 (P2000-298641A)

【特許請求の範囲】

【請求項1】 チャネルプログラムを実行する際に、DMA転送を起動して所定のデバイスヘータの転送を行う情報処理装置において、データ転送を制御する入出力制御手段が、DMA転送の起動前に、デバイスを制御するデバイス制御手段に対して、チャネルプログラムヘッダに記述されたデバイスの制御情報と共に、デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数とを転送し、前記デバイス制御手段が、前記入出力制御手段から前記制御情報と共に転送された、前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数とに基づいてデバイスの設定を行うことを特徴とする情報処理装置。

【請求項2】 前記入出力制御手段が、前記チャネルプログラムから前記制御情報を抽出すると共に、前記チャネルプログラムに記述された情報に基づいて主記憶装置から前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数を読み出す入出力制御実行手段と、前記入出力制御実行手段により取得された前記制御情報と、前記デバイスの動作モードに関するデータと、転送開始アドレスおよび転送バイト数とを前記デバイス制御手段に転送する通信レジスタとを備え、前記デバイス制御手段が、前記入出力制御手段から転送された前記制御情報と、前記デバイスの動作モードに関するデータと、転送開始アドレスおよび転送バイト数とを格納する通信バッファと、前記通信バッファに格納された前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数に基づいてDMA転送に必要な設定を行うデバイス制御実行手段とを備えることを特徴とする請求項1に記載の情報処理装置。

【請求項3】 前記チャネルプログラムが、前記チャネルプログラムヘッダに続く1番目と2番目のチャネルコマンドエントリに、前記デバイスの動作モードに関するデータの主記憶アドレスと転送開始アドレスおよび転送バイト数の主記憶アドレスとを記述している場合に、前記入出力制御実行手段が、前記チャネルプログラムから前記デバイスの動作モードに関するデータの主記憶装置における格納アドレスと転送開始アドレスおよび転送バイト数の主記憶装置における格納アドレスとを抽出し、該主記憶アドレスに基づいて、主記憶装置から前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数を読み出すことを特徴とする請求項2に記載の情報処理装置。

【請求項4】 前記通信レジスタおよび前記通信バッファの記憶容量が、DMA転送しようとする転送データの

サイズに対して余裕がある場合に、前記入出力制御手段が、DMA転送を起動することなく、該転送データを、前記制御情報と前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数と共に、前記デバイス制御手段へ転送することを特徴とする請求項2に記載の情報処理装置。

【請求項5】 チャネルプログラムを実行する際に、DMA転送を起動して所定のデバイスヘータの転送を行う情報処理装置のデータ転送方法において、前記チャネルプログラムから前記制御情報を抽出し、前記チャネルプログラムに記述された情報に基づいて主記憶装置から前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数を読み出し、前記制御情報と、前記デバイスの動作モードに関するデータと、転送開始アドレスおよび転送バイト数とを前記デバイスの制御手段に転送し、前記デバイスの制御手段において、転送された前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数とに基づいてデバイスの設定を行うことを特徴とするデータ転送方法。

【請求項6】 前記チャネルプログラムが、前記チャネルプログラムヘッダに続く1番目と2番目のチャネルコマンドエントリに、前記デバイスの動作モードに関するデータの主記憶アドレスと転送開始アドレスおよび転送バイト数の主記憶アドレスとを記述している場合に、前記チャネルプログラムから前記デバイスの動作モードに関するデータの主記憶装置における格納アドレスと転送開始アドレスおよび転送バイト数の主記憶装置における格納アドレスとを抽出し、該主記憶アドレスに基づいて、主記憶装置から前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数を読み出すことを特徴とする請求項5に記載のデータ転送方法。

【請求項7】 前記通信レジスタおよび前記通信バッファの記憶容量が、DMA転送しようとする転送データのサイズに対して余裕がある場合に、前記入出力制御手段が、DMA転送を起動することなく、該転送データを、前記制御情報と前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数と共に、前記デバイス制御手段へ転送することを特徴とする請求項5に記載のデータ転送方法。

【請求項8】 情報処理装置の入出力制御手段を制御することにより、チャネルプログラムを実行する際に、DMA転送を起動して所定のデバイスヘータの転送を行うコンピュータプログラムを格納した記憶媒体において、前記チャネルプログラムから前記制御情報を抽出し、前記チャネルプログラムに記述された情報に基づいて主記憶装置から前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数を読み出し、

(3) 000-298641 (P2000-298641A)

前記制御情報と、前記デバイスの動作モードに関するデータと、転送開始アドレスおよび転送バイト数とを前記デバイスの制御手段に転送し、

前記デバイスの制御手段において、転送された前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数とに基づいてデバイスの設定を行うことを特徴とするコンピュータプログラムを格納した記憶媒体。

【請求項9】 前記チャンネルプログラムが、前記チャンネルプログラムヘッダに続く1番目と2番目のチャンネルコマンドエントリに、前記デバイスの動作モードに関するデータの主記憶アドレスと転送開始アドレスおよび転送バイト数の主記憶アドレスとを記述している場合に、前記チャンネルプログラムから前記デバイスの動作モードに関するデータの主記憶装置における格納アドレスと転送開始アドレスおよび転送バイト数の主記憶装置における格納アドレスとを抽出し、該主記憶アドレスに基づいて、主記憶装置から前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数を読み出すことを特徴とする請求項8に記載のコンピュータプログラムを格納した記憶媒体。

【請求項10】 前記通信レジスタおよび前記通信バッファの記憶容量が、DMA転送しようとする転送データのサイズに対して余裕がある場合に、前記入出力制御手段が、DMA転送を起動することなく、該転送データを、前記制御情報と前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数と共に、前記デバイス制御手段へ転送することを特徴とする請求項8に記載のコンピュータプログラムを格納した記憶媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、情報処理装置に関し、特にDMA(Direct Memory Access)転送によるデータ転送の高速化を実現する情報処理装置及びDMA転送の高速化方法ならびに高速なDMA転送を行うDMA転送プログラムを格納した記憶媒体に関する。

【0002】

【従来の技術】情報処理装置において、入出力装置などのチャンネルを制御するチャンネルプログラムを実行する場合、DMA転送を起動して所定のデバイスへデータの転送を行う。DMA転送においては、動作モードに関するデータとデバイスにおける転送開始アドレス及び転送バイト数とを当該デバイスに転送し、当該デバイスに対して必要な設定を行う。

【0003】従来、チャンネルプログラムの実行に伴うデバイスの設定は、まず、動作モードに関するデータの転送とデバイスにおける転送開始アドレス及び転送バイト数の転送とを、それぞれDMA転送により行い、転送さ

れたデータをデバイスに設定するという手順で行っていた。

【0004】図6に従来のDMA転送を行う情報処理装置の構成を示す。図6に示す情報処理装置において、主記憶装置150に格納された制御情報をデバイス制御装置120、121に制御されるデバイス130、131に通知する場合、まず、入出力制御装置110によって主記憶装置150とデバイス制御装置120、121との間のDMA転送を起動する。そして、制御情報をデータ転送してデバイス制御装置120、121に通知し、デバイス130、131の制御情報を設定していた。

【0005】したがって、DMA転送の起動には、まず入出力制御装置110とデバイス制御装置120、121との間で通信を行う必要があった。また、制御情報の転送を、動作モードに関するデータの転送と転送開始アドレス及び転送バイト数の転送の2回に分けているので、全部で数十バイト程度の制御情報を転送するのに2回のDMA転送を行っていた。

【0006】

【発明が解決しようとする課題】上述したように、従来のDMA転送は、起動の際に、数十バイト程度のデバイスの制御情報を主記憶装置からデバイスへ転送するために、まず入出力制御装置とデバイス制御装置との間で2回に亘ってDMA転送を実行していた。

【0007】したがって、制御情報である動作モードに関するデータの転送と転送開始アドレス及び転送バイト数の転送とをDMA転送を使用しないで転送することによりデバイスへ設定することができるならば、DMA転送起動の制御が不要となるため、データ転送の高速化を図ることができる。

【0008】本発明は、DMA転送の起動時にDMA転送を用いずに制御情報の転送を行うことによって、データ転送の高速化を実現した情報処理装置およびデータ転送方法ならびにデータ転送制御プログラムを格納した記憶媒体を提供することを目的とする。

【0009】

【課題を解決するための手段】上記の目的を達成する本発明は、チャンネルプログラムを実行する際に、DMA転送を起動して所定のデバイスへデータの転送を行う情報処理装置において、データ転送を制御する入出力制御手段が、DMA転送の起動前に、デバイスを制御するデバイス制御手段に対して、チャンネルプログラムヘッダに記述されたデバイスの制御情報と共に、デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数とを転送し、前記デバイス制御手段が、前記入出力制御手段から前記制御情報と共に転送された、前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数とに基づいてデバイスの設定を行うことを特徴とする。

【0010】請求項2の本発明の情報処理装置は、前記

(4) 000-298641 (P2000-298641A)

入出力制御手段が、前記チャネルプログラムから前記制御情報を抽出すると共に、前記チャネルプログラムに記述された情報に基づいて主記憶装置から前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数を読み出す入出力制御実行手段と、前記入出力制御実行手段により取得された前記制御情報と、前記デバイスの動作モードに関するデータと、転送開始アドレスおよび転送バイト数とを前記デバイス制御手段に転送する通信レジスタとを備え、前記デバイス制御手段が、前記入出力制御手段から転送された前記制御情報と、前記デバイスの動作モードに関するデータと、転送開始アドレスおよび転送バイト数とを格納する通信バッファと、前記通信バッファに格納された前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数に基づいてDMA転送に必要な設定を行うデバイス制御実行手段とを備えることを特徴とする。

【0011】請求項3の本発明の情報処理装置は、前記チャネルプログラムが、前記チャネルプログラムヘッダに続く1番目と2番目のチャネルコマンドエントリに、前記デバイスの動作モードに関するデータの主記憶アドレスと転送開始アドレスおよび転送バイト数の主記憶アドレスとを記述している場合に、前記入出力制御実行手段が、前記チャネルプログラムから前記デバイスの動作モードに関するデータの主記憶装置における格納アドレスと転送開始アドレスおよび転送バイト数の主記憶装置における格納アドレスとを抽出し、該主記憶アドレスに基づいて、主記憶装置から前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数を読み出すことを特徴とする。

【0012】請求項4の本発明の情報処理装置は、前記通信レジスタおよび前記通信バッファの記憶容量が、DMA転送しようとする転送データのサイズに対して余裕がある場合に、前記入出力制御手段が、DMA転送を起動することなく、該転送データを、前記制御情報と前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数と共に、前記デバイス制御手段へ転送することを特徴とする。

【0013】また、上記の目的を達成する他の本発明は、チャネルプログラムを実行する際に、DMA転送を起動して所定のデバイスヘッダの転送を行う情報処理装置のデータ転送方法において、前記チャネルプログラムから前記制御情報を抽出し、前記チャネルプログラムに記述された情報に基づいて主記憶装置から前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数を読み出し、前記制御情報と、前記デバイスの動作モードに関するデータと、転送開始アドレスおよび転送バイト数とを前記デバイスの制御手段に転送し、前記デバイスの制御手段において、転送された前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数とに基づいてデバイスの設定を行

うことを特徴とする。

【0014】請求項6の本発明のデータ転送方法は、前記チャネルプログラムが、前記チャネルプログラムヘッダに続く1番目と2番目のチャネルコマンドエントリに、前記デバイスの動作モードに関するデータの主記憶アドレスと転送開始アドレスおよび転送バイト数の主記憶アドレスとを記述している場合に、前記チャネルプログラムから前記デバイスの動作モードに関するデータの主記憶装置における格納アドレスと転送開始アドレスおよび転送バイト数の主記憶装置における格納アドレスとを抽出し、該主記憶アドレスに基づいて、主記憶装置から前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数を読み出すことを特徴とする。

【0015】請求項7の本発明のデータ転送方法は、前記通信レジスタおよび前記通信バッファの記憶容量が、DMA転送しようとする転送データのサイズに対して余裕がある場合に、前記入出力制御手段が、DMA転送を起動することなく、該転送データを、前記制御情報と前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数と共に、前記デバイス制御手段へ転送することを特徴とする。

【0016】また、上記の目的を達成するさらに他の本発明は、情報処理装置の入出力制御手段を制御することにより、チャネルプログラムを実行する際に、DMA転送を起動して所定のデバイスヘッダの転送を行うコンピュータプログラムを格納した記憶媒体において、前記チャネルプログラムから前記制御情報を抽出し、前記チャネルプログラムに記述された情報に基づいて主記憶装置から前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数を読み出し、前記制御情報と、前記デバイスの動作モードに関するデータと、転送開始アドレスおよび転送バイト数とを前記デバイスの制御手段に転送し、前記デバイスの制御手段において、転送された前記デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数とに基づいてデバイスの設定を行うことを特徴とする。

【0017】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態について説明する。

【0018】図1は、本発明の一実施形態による情報処理装置の構成を示すブロック図である。図1を参照すると、本実施形態の情報処理装置は、各種の制御を行うシステム制御装置40と、演算処理を実行する演算処理装置60と、主記憶装置50と、各種のデバイス30、31と、デバイス30、31を制御するデバイス制御装置20、21と、データ転送などの入出力制御を行う入出力制御装置10とを備える。図示の情報処理装置において、チャネルプログラムを実行する際、DMA転送により、入出力制御装置10およびデバイス制御装置20、

(5) 000-298641 (P2000-298641A)

21を介して、主記憶装置50に格納されている所定のデータがデバイス30、31に転送される。なお、図1にはデバイス制御装置20、21およびデバイス30、31を2組のみ記載してあるが、これに限らず、システムが許容する範囲でさらに多くのデバイス制御装置およびデバイスを設けることが可能である。

【0019】図2は、本実施形態における入出力制御装置10およびデバイス制御装置20、21の構成を示すブロック図である。ただし、デバイス制御装置20、21は、同一の構成であるため、図2においてはデバイス制御装置20の構成のみを記載し、デバイス制御装置21の構成については記載を省略してある。以下の説明においても、デバイス制御装置20についてのみ説明するが、デバイス制御装置21についても同様である。

【0020】図2を参照すると、入出力制御装置10は、例えばプログラム制御されたプロセッサにて実現され、データ転送における処理を実行する入出力制御実行部101と、データ転送に用いられる通信レジスタ102と、DMA転送の制御を行うDMA転送制御部103とを備える。また、デバイス制御装置20は、例えばプログラム制御されたプロセッサにて実現され、デバイス制御を実行するデバイス制御実行部201と、データ転送に用いられる通信バッファ202と、DMA転送の制御を行うDMA転送制御部203とを備える。

【0021】なお、入出力制御装置10およびデバイス制御装置20を実現するプロセッサを制御するためのコンピュータプログラムは、磁気ディスクや光ディスク、半導体メモリ、その他の一般的な記憶媒体に格納して提供される。また、図1および図2には、本実施形態における特徴的な構成のみを記載し、他の一般的な構成については記載を省略してある。

【0022】図3は、本実施形態において実行されるチャンネルプログラムの構成を示す図である。チャンネルプログラム70は、主記憶装置50に格納されている。図3を参照すると、チャンネルプログラム70は、チャンネルプログラムヘッダ71と、1つ以上のチャンネルコマンドエントリ72からなるコマンド群とで構成される。チャンネルプログラムヘッダ71には、各種の制御に応じて作成される制御情報と転送先のデバイスを特定する情報（図示の例ではデバイス番号）が格納されている。チャンネルコマンドエントリ72には、コマンドA-1～n、制御情報B-1～n、転送カウントまたはコマンド拡張C-1～n、および主記憶アドレスまたはコマンド拡張D-1～nが格納されている。

【0023】データ転送を行う場合、図3に示すチャンネルプログラム70の各チャンネルコマンドエントリ72のコマンドA-1～nにデータ転送命令が書き込まれ、主記憶アドレスまたはコマンド拡張D-1～nに転送データが存在する主記憶装置50上の格納アドレス（主記憶アドレス）が書き込まれる。また、DMA転送において

は、一般に、1番目のチャンネルコマンドエントリ72における主記憶アドレスまたはコマンド拡張D-1に、動作モードに関するデータが存在する主記憶アドレスが格納され、2番目のチャンネルコマンドエントリ72における主記憶アドレスまたはコマンド拡張D-2に、転送開始アドレスおよび転送バイト数が存在する主記憶アドレスが格納される。

【0024】入出力制御装置10において、入出力制御実行部101は、演算処理装置60からの指示にしたがって、主記憶装置50からチャンネルプログラム70を読み出し、実行する。すなわち、データ転送の場合、チャンネルプログラムヘッダ71に記述されている転送先のデバイス番号で指定されたデバイスに対して、チャンネルコマンドエントリ72に記述されているデータ転送命令を実行することにより、データ転送を行う。

【0025】通信レジスタ102は、入出力制御実行部101によって、チャンネルプログラム70のチャンネルプログラムヘッダ71に記述されているDMA転送の制御情報が通信データとして設定され、設定された通信データをデバイス制御装置20へ転送する。また、本実施形態においては、通信レジスタ102は、1番目のチャンネルコマンドエントリ72に記述されている動作モードに関するデータの主記憶アドレスと2番目のチャンネルコマンドエントリ72に記述されている転送開始アドレスおよび転送バイト数の主記憶アドレスとを転送する。したがって、通信レジスタ102の記憶容量は、制御情報と共に、これら1番目および2番目のチャンネルコマンドエントリ72に記述されている情報が転送可能となるように拡張されている。

【0026】DMA転送制御部103は、DMA転送準備として、入出力制御実行部101によって、転送データの主記憶アドレスや転送カウント等の情報が設定される。そして、DMA転送が開始されると、設定されている情報をデバイス制御装置20へ転送する。

【0027】デバイス制御装置20において、デバイス制御実行部201は、入出力制御装置10から転送された制御情報および主記憶アドレスを通信バッファ202に格納すると共に、当該制御情報に基づいてDMA転送制御部203を設定する。そして、入出力制御装置10のDMA転送制御部103に対してDMA転送の開始指示を行う。

【0028】通信バッファ202は、制御情報と共に、動作モードに関するデータの主記憶アドレスと転送開始アドレスおよび転送バイト数の主記憶アドレスとが格納される。したがって、通信バッファ202の記憶容量は、制御情報と共に、これら1番目および2番目のチャンネルコマンドエントリ72に記述されている情報が転送可能となるように拡張されている。

【0029】DMA転送制御部203は、DMA転送が開始されると、デバイス制御実行部201によって、入

(6) 000-298641 (P2000-298641A)

出力制御装置10から転送された転送データの主記憶アドレスや転送カウント等の情報が設定される。

【0030】次に、図4および図5を参照して本実施形態の動作について説明する。本動作例において、チャンネルプログラム70は、図4に示すように構成されているものとする。また、図5は、本実施形態によるDMA転送を起動する際の動作を示すフローチャートである。

【0031】図4を参照すると、チャンネルプログラム70は、3個のチャンネルコマンドエントリ72を有し、各チャンネルコマンドエントリ72のコマンドA-1～3にはデータ転送命令が格納されている。そして、1番目のチャンネルコマンドエントリ72(Entry1)における主記憶アドレスまたはコマンド拡張D-1には、動作モードに関するデータが存在する主記憶アドレスが格納され、2番目のチャンネルコマンドエントリ72(Entry2)における主記憶アドレスまたはコマンド拡張D-2には、転送開始アドレスおよび転送バイト数が存在する主記憶アドレスが格納されている。また、3番目のチャンネルコマンドエントリ72(Entry3)における主記憶アドレスまたはコマンド拡張D-3には、デバイスへ転送するデータが存在する主記憶アドレスが格納されている。

【0032】まず、演算処理装置60からシステム制御装置40を介して入力制御装置10へ、主記憶装置50におけるチャンネルプログラム70の格納アドレスが通知され、チャンネルプログラム70の実行が指示される(ステップ501)。

【0033】入出力制御装置10は、チャンネルプログラム70の実行指示と共に通知された主記憶アドレスに基づいて、主記憶装置50から当該チャンネルプログラム70を読み出し(ステップ502)、当該チャンネルプログラム70に記述されている制御を実行する。すなわち、ここではデータ転送を実行する。

【0034】具体的には、まず、入出力制御実行部101が、チャンネルプログラムヘッダ71から制御情報を読み出して通信バッファ102に設定し(ステップ503)、さらに、1番目と2番目のチャンネルコマンドエントリ72(Entry1、2)から主記憶アドレスを取り出して主記憶装置50にアクセスし、対応する動作モードに関するデータと転送開始アドレスおよび転送バイト数を読み出し、通信レジスタ102に設定する(ステップ504)。そして、通信レジスタ102に設定した情報をデバイス制御装置20へ転送する(ステップ505)。

【0035】デバイス制御装置20のデバイス制御実行部201は、まず、入出力制御装置10から転送された制御情報と、デバイスの動作モードに関するデータと、転送開始アドレスおよび転送バイト数とを通信バッファ202に格納する。次に、デバイスの動作モード、転送開始アドレスおよび転送バイト数を通信バッファ202

から取り出し、当該情報に基づいてデバイス30を設定し、DMA転送の準備を行う(ステップ506)。

【0036】この後、デバイス制御実行部201が、3番目のチャンネルコマンドエントリ72(Entry3)のコマンドA-3の実行を入出力制御装置10に指示し(ステップ507)、入出力制御装置10のDMA転送制御部103とデバイス制御装置20のDMA転送制御部203との間で、一般的なDMA転送の起動手順にしたがってDMA転送を開始する(ステップ508)。

【0037】以上のようにして、デバイスの設定に必要な、デバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数とを、DMA転送を起動する前にデバイス制御装置20、21へ転送することが可能となる。

【0038】以上、好ましい実施の形態をあげて本発明を説明したが、本発明は必ずしも上記実施の形態に限定されるものではない。例えば、上記実施の形態では、1番目と2番目のチャンネルコマンドエントリに、デバイスの動作モードに関するデータの主記憶アドレスと転送開始アドレスおよび転送バイト数の主記憶アドレスとを記述し、これに応じて、入出力制御装置の入出力制御実行部が、1番目と2番目のチャンネルコマンドエントリから取り出した当該主記憶アドレスに基づいてデバイスの動作モードに関するデータと転送開始アドレスおよび転送バイト数とを主記憶装置から読み出し、チャンネルプログラムヘッダの情報と共に、通信レジスタからデバイス制御装置の通信バッファへ送ることとしている。しかし、これらの制御は、チャンネルプログラムの構成と連携させることによって任意に変更することが可能である。例えば、1番目のチャンネルコマンドエントリのみにデバイスの動作モードに関するデータの主記憶アドレスと転送開始アドレスおよび転送バイト数の主記憶アドレスとを記述することとした場合、入出力制御装置の入出力制御実行部は、1番目のチャンネルコマンドエントリにのみ着目して主記憶アドレスを取り出し、必要な情報を主記憶装置から読み出すことが可能である。

【0039】また、通信レジスタおよび通信デバイスの記憶容量に十分な余裕を持たせておき、デバイスへ転送するデータのサイズが当該記憶容量の範囲内である場合には、当該転送データをDMA転送によらずに転送することが可能である。すなわち、入出力制御実行部が、デバイスの動作モードに関するデータ、転送開始アドレスおよび転送バイト数に対する処理と同様に、チャンネルコマンドエントリから当該転送データの主記憶アドレスを取り出して、当該主記憶アドレスに基づいて当該転送データを主記憶装置から読み出す。そして、通信レジスタの通信データに設定することにより、デバイス制御装置の通信バッファに転送する。これにより、DMA転送によらずに転送データがデバイス制御装置へ転送されることとなる。

(7) 000-298641 (P2000-298641A)

【0040】

【発明の効果】以上説明したように、本発明の情報処理装置およびデータ転送方法ならびにデータ転送制御プログラムを格納した記憶媒体によれば、従来、2回のDMA転送によって行われていた、デバイスの動作モードに関するデータ、転送開始アドレスおよび転送バイト数の転送を、DMA転送を起動することなく行うことができるため、データ転送を高速化できるという効果がある。

【図面の簡単な説明】

【図1】 本発明の一実施形態による情報処理装置の構成を示すブロック図である。

【図2】 本実施形態における入出力制御装置およびデバイス制御装置の構成を示すブロック図である。

【図3】 チャンネルプログラムの構成を示す図である。

【図4】 本実施形態において用いられるDMA転送を

制御するチャンネルプログラムの構成を示す図である。

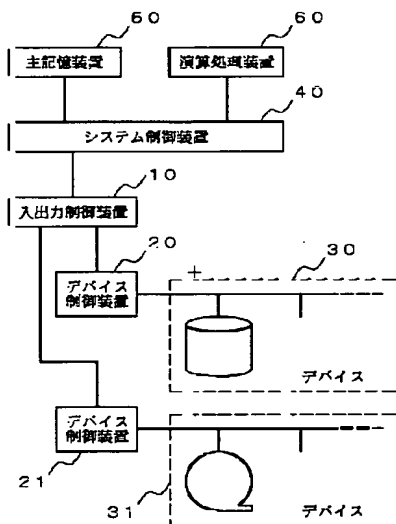
【図5】 本実施形態の動作を示すフローチャートである。

【図6】 従来の情報処理装置の構成を示すブロック図である。

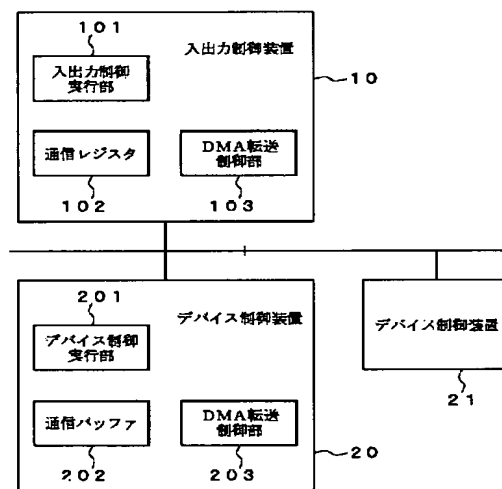
【符号の説明】

- 10 入出力処理装置
- 20、21 デバイス制御装置
- 30、31 デバイス
- 40 システム制御装置
- 50 主記憶装置
- 60 演算処理装置
- 70 チャンネルプログラム
- 71 チャンネルプログラムヘッダ
- 72 チャンネルコマンドエントリ

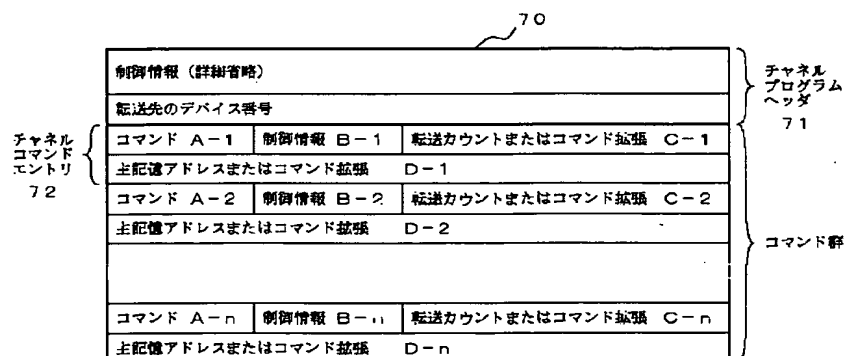
【図1】



【図2】



【図3】



(8) 000-298641 (P2000-298641A)

【図4】

10

制御情報 (詳細省略)			
転送先のデバイス番号			
データ転送 A-1	40	11-1	転送カウント=10バイト C-1
動作モードデータの主記憶アドレス D-1			
データ転送 A-2	40	11-2	転送カウント=10バイト C-2
転送開始アドレスおよび転送バイト数の主記憶アドレス 11-2			
データ転送 A-3	000	11-3	転送カウント=1Kバイト C-3
デバイスへ転送するデータの主記憶アドレス D-3			

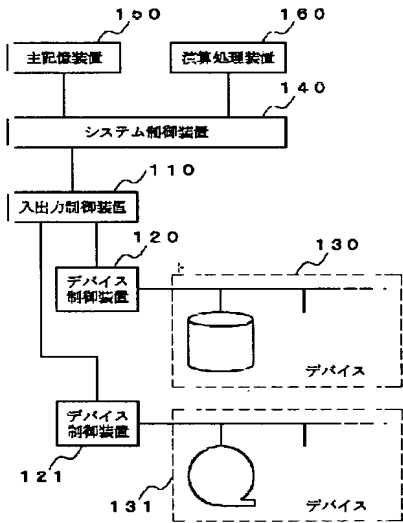
チャンネルプログラムヘッダ 71

Entry 1

Entry 2

Entry 3

【図6】



【図5】

